 Рисунок 1 – Задание 3.1. Временные диаграммы

Рисунок 2 – Задание 3.2. Описание на языке Verilog

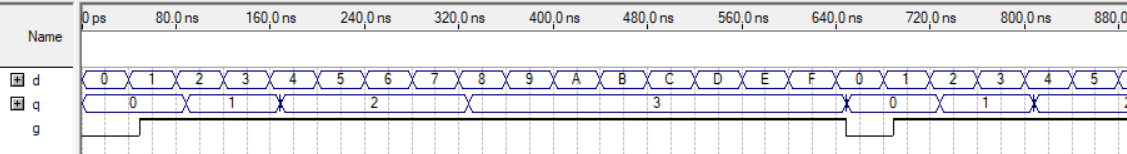


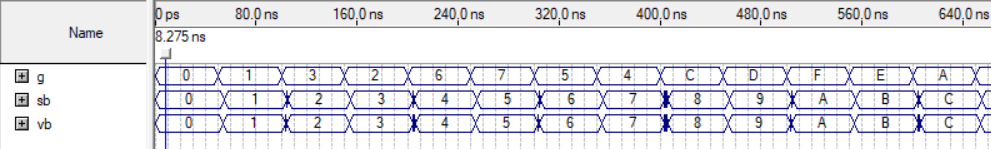
Рисунок 1 – Задание 3.3. Временные диаграммы 

Рисунок 1 – Задание 3.4. Временные диаграммы

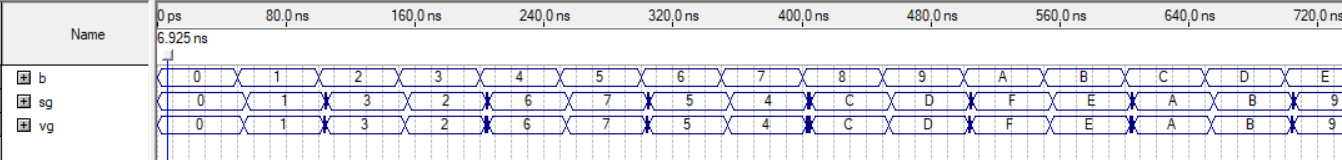


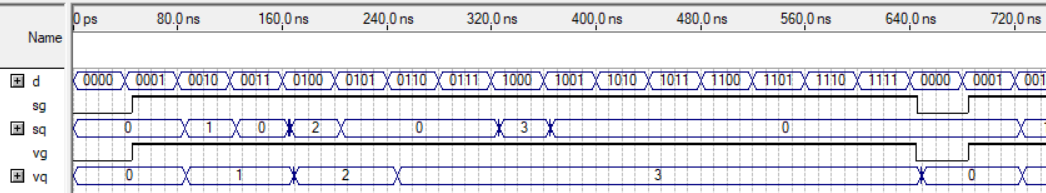
Рисунок 1 – Задание 3.5. Временные диаграммы 

Рисунок 1 – Задание 3.6. Временные диаграммы

